



#6 1765

PATENT
Docket No. JCLA6211
page 1

IN THE UNITED STATE PATENT AND TRADEMARK OFFICE

In re application of : YUN-KUEI YANG et al.

Application No. : 09/761,923

Filed : January 17,2001

METHOD OF USING ION IMPLANTATION
For : TO FORM OPENINGS IN AN INSULATOR

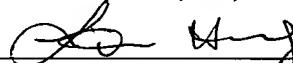
Examiner :

Certificate of Mailing

I hereby certify that this correspondence and all marked attachments are being deposited with the United States Postal Service as certified first class mail in an envelope addressed to: Assistant Commissioner for Patents, Washington, D.C. 20231, on

November 21, 2002

(Date)


Jiawei Huang, Reg. No. 43,330

ASSISTANT COMMISSIONER FOR PATENTS
WASHINGTON, D.C. 20231

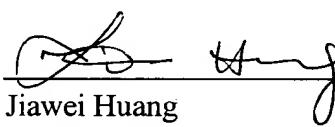
Sir:

Transmitted herewith is a certified copy of Taiwan Application No. **89116207** filed on **August 11, 2000**.

A return prepaid postcard is also included herewith.

It is believed no fee is due. However, the Commissioner is authorized to charge any fees required, including any fees for additional extension of time, or credit overpayment to Deposit Account No. 50-0710 (Order No. JCLA6211).

Date: 11 / 21 / 2002

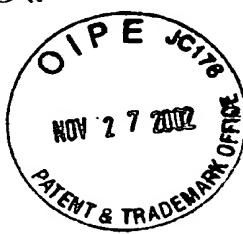
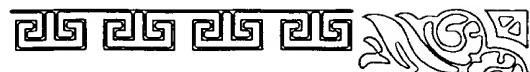
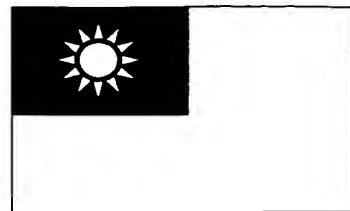
By: 
Jiawei Huang
Registration No. 43,330

Please send future correspondence to:

J. C. Patents
4 Venture, Suite 250
Irvine, California 92618
(949) 660-0761

RECEIVED
DEC 03 2002
TC 1700

09/1761.923
SCIA 6211



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this office of the application as originally filed which is identified hereunder:

申 請 日：西元 2000 年 08 月 11 日
Application Date

申 請 案 號：089116207
Application No.

申 請 人：華邦電子股份有限公司
Applicant(s)

RECEIVED
DEC 03 2002
TO 1700

局 長
Director General

陳 明 邦

發文日期：西元 2000 年 9 月 1 日
Issue Date

發文字號：08911012157
Serial No.

申請日期	
案 號	
類 別	

A4
C4

(以上各欄由本局填註)

發明專利說明書

一、發明 新型 名稱	中 文	利用離子植入在介電層形成開口的方法
	英 文	
二、發明人 創作	姓 名	1 楊允魁 2 張逸明
	國 籍	中華民國
	住、居所	1 台中市合作街 384 號 2 新竹市東山街 27 巷 10 號 3 樓
三、申請人	姓 名 (名稱)	華邦電子股份有限公司
	國 籍	中華民國
	住、居所 (事務所)	新竹科學工業園區研新三路四號
代表人 姓名	焦佑鈞	

裝

訂

線

四、中文發明摘要（發明之名稱：

利用離子植入在介電層形成開口的方法

一種利用離子植入在介電層形成開口的方法，以離子植入方法減少化學氣相蝕刻的側向蝕刻，而化學氣相蝕刻對罩幕層有高選擇比，並以此化學氣相蝕刻取代全部乾蝕刻製程的部分蝕刻，而達到蝕刻深的介電層形成一開口時，此開口有直的輪廓，且有效的減少，因罩幕層損耗造成的臨界尺寸損耗和刻痕的問題。

(請先閱讀背面之注意事項再填寫本頁各欄)

裝
訂
線

英文發明摘要（發明之名稱：

五、發明說明(一)

本發明是有關於一種半導體製程，且特別是有關於一種利用離子植入 (ion implantation)，化學氣相蝕刻 (chemical vapor etching)，和乾蝕刻 (dry etching) 在介電層 (insulator) 形成開口 (opening) 的方法。

在深接觸窗 (deep contact) 和深渠溝 (deep trench) 和硬罩幕 (hard mask) 等製程中，需要蝕刻的氧化層 (oxide layer) 厚度愈來愈深。但微影製程因解析度的需求，光阻厚度需降低。若全程均用乾蝕刻，因乾蝕刻使用電漿，易有因光阻損耗 (resist loss) 造成的臨界尺寸損耗 (critical dimension loss)。此現象由於乾蝕刻時，電漿對光阻亦產生蝕刻，隨著氧化層厚度增加，也就是蝕刻深度增加，光阻被蝕刻掉的越多，而產生明顯的損耗。第 1A 圖繪示於蝕刻前光阻層之厚度與光阻層開口之形狀和臨界尺寸 (critical dimension)，其中氧化層 20 位於基底 10 上，光阻層 26 位於氧化層 20 上，光阻層開口 24 具有直的輪廓 (profile)。如第 1B 圖所示，於蝕刻後並於去光阻前之結果，其中氧化層 20 位於基底 10 上，而光阻層 26 位於氧化層 20 上，當氧化層 20 為深的厚度時，蝕刻時光阻層 26 損耗，並伴隨著臨界尺寸損耗，蝕刻後於去光阻前，光阻層 26 損耗明顯，伴隨光阻厚度明顯減少，以及光阻從光阻層和氧化層的開口 28 處向外緣退縮，使得產生凹凸不平的開口邊緣，不直的輪廓。而於後續的去光阻步驟後，氧化層的開口 (未示於圖) 的臨界尺寸的損耗明顯。

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明(二)

當光阻過度損耗時更有刻痕 (striation) 的問題產生。如第 2 圖所示，其所繪示的是習知的蝕刻深的氧化層時，因光阻過度損耗，所造成的蝕刻臨界尺寸損耗和刻痕的問題。其中在一基底上 10，有一含離子氧化層 12 位於基底 10 上，和一未含離子氧化層 14 位於含離子氧化層 12 上，並有一氧化層開口 18 形成於此含離子氧化層 12 和未含離子氧化層 14 上，且曝露出此基底 10。此氧化層開口 18 的輪廓不直，有凹凸不平的開口邊緣，有臨界尺寸損耗造成的加大的開口底部直徑，以及刻痕 16。

一般而言，於氧化層乾蝕刻時，光阻的蝕刻率為 800 埃/分鐘，對光阻的選擇比為 6。若能降低乾蝕刻時光阻的蝕刻率，也就是增加乾蝕刻時對光阻的選擇比，則可以解決上述的光阻損耗問題。但因乾蝕刻含有電漿，其對光阻的選擇比無法有效的增加，所以在蝕刻深的氧化層時，光阻的損耗無法有效的減少。為了增加對光阻的選擇比，可採用部分化學溼蝕刻 (chemical wet etching) 來取代乾蝕刻。一般而言，於氧化層蝕刻時，此化學溼蝕刻的光阻蝕刻率為 10 埃/分鐘，對光阻的選擇比為大於 80。因此化學溼蝕刻有高的對光阻的選擇比，可減少光阻的損耗，但伴隨而來，化學溼蝕刻的嚴重的側向蝕刻，造成不直的輪廓，無法運用於實際的製程。

有鑑於此，本發明提供一種利用離子植入在介電層形成開口之方法，此介電層包括，例如至少一層介電層，且其上層為未含離子介電層。以離子植入方法減少化學氣

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

(請先閱讀背面之注意事項再填寫本頁)

裝
訂

線

五、發明說明(3)

相蝕刻的側向蝕刻，而化學氣相蝕刻也對罩幕層有高選擇比。此化學氣相蝕刻取代全部乾蝕刻製程的部分蝕刻，因化學氣相蝕刻對罩幕層的蝕刻速率小，而達到減少蝕刻時罩幕層損耗，且避免臨界尺寸損耗和刻痕的問題。

本發明提供之方法為，在一基底上形成一未含離子介電層，於未含離子之介電層形成一罩幕層，此罩幕層具有一開口，曝露部分之未含離子之介電層。此未含離子之介電層，例如氧化層。利用此罩幕層，進行一離子植入步驟，植入離子於此開口下之未含離子介電層，形成一離子植入區，此離子植入區深度不超過此未含離子介電層厚度。利用此罩幕層，繼續進行一化學氣相蝕刻步驟，蝕刻此離子植入區。利用此罩幕層，繼續進行一乾蝕刻步驟，蝕刻離子植入區下的剩餘之此未含離子介電層，以曝露出部分之此基底。然後根據製程需要，去除及不去除二者之一此罩幕層。

於上述之方法中，其中此離子植入區域之化學氣相蝕刻速率大於，未含離子介電層之非離子植入區域之速率，因此此離子植入區域的化學氣相蝕刻側向蝕刻速率相對降低，使得化學氣相蝕刻的側向蝕刻，有效的被避免。因此此離子植入步驟可減少化學氣相蝕刻的側向蝕刻，可以蝕刻出直的輪廓。而且因化學氣相蝕刻對罩幕層的蝕刻速率小，而有高的選擇比，如以此化學氣相蝕刻取代全部乾蝕刻製程的部分蝕刻，則可減少蝕刻時罩幕層損耗，避免臨界尺寸損耗和刻痕的問題。

五、發明說明 (C)

為讓本發明之上述目的、特徵、和優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如下：

圖式之簡單說明：

第 1A 圖以剖面示意圖繪示，於蝕刻前光阻層之厚度與光阻層開口之形狀和臨界尺寸；

第 1B 圖以剖面示意圖繪示，深厚度的氧化層的蝕刻後去光阻前之結果；

第 2 圖以剖面立體示意圖繪示傳統全部乾蝕刻製程，產生臨界尺寸損耗和刻痕的問題於氧化層開口；

第 3A 圖至第 3E 圖繪示本發明之利用離子植入在介電層形成開口的方法的製程流程剖面示意圖；以及

第 4 圖繪示本發明蝕刻後氧化層開口的剖面立體示意圖。

圖示標記說明：

- 10 30 : 基底
- 12 32 : 含離子氧化層
- 14 34 : 未含離子氧化層
- 16 : 刻痕
- 18 : 氧化層開口
- 20 : 氧化層
- 24 : 光阻層開口
- 26 36 : 光阻層
- 28 : 光阻層和氧化層開口

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(乙)

- 38 : 光阻層開口
- 40 : 離子植入區
- 41 : 進行一離子植入步驟
- 42 : 氟化氫(HF)氣相蝕刻出的開口
- 44 : 氧化層開口

實施例

本發明提供一種利用離子植入手在介電層形成開口之方法，此介電層包括，例如至少一層介電層，且其上層為未含離子介電層。現以光阻層做為罩幕層，以氟化氫做化學氣相蝕刻氣體，以未含離子氧化層做未含離子介電層，以含離子氧化層做含離子介電層，舉一實施例。其中，此氟化氫氣相蝕刻的光阻蝕刻率小，例如小於 50 埃/分鐘，較佳為小於 10 埃/分鐘，對光阻的選擇比大，例如大於 20，較佳為大於 80。

第 3A 圖至第 3E 圖，繪示的是本發明之利用離子植入手在介電層形成開口的方法的製程流程剖面示意圖。首先，請參照第 3A 圖，於一基底 30，沉積一含離子氧化層 32 於基底 30 上，基底 30，例如可以是一半導體基底，基底中可以有已完成的元件結構（未示於圖）。此含離子氧化層 32，包括：例如，硼矽玻璃 (BSG)、硼磷矽玻璃 (BPSG) 含硼之氧化層、含磷之氧化層、含硼磷之氧化層、及含離子之氧化層其中之一，厚度例如為 3000 埃至 20000 埃，其中較佳厚度為 7000 埃至 15000 埃。再沉積一未含離子氧化層 34 於含離子氧化層 32 上，此未含離子氧化層 34

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(6)

厚度例如為 300 埃至 5000 埃，其中較佳厚度為 1000 埃至 3000 埃。再塗佈一光阻層 36 於未含離子氧化層 34 上，經曝光顯影步驟於光阻層 36 上形成一開口 38，此開口 38 曝露出部分之未含離子氧化層 34。

然後請參照第 3B 圖，進行一離子植入步驟 41，由開口 38 植入離子，例如硼 (B)、磷 (P)、砷 (As) 及半導體摻質 (dopant) 其中之一，於此開口 38 下的未含離子之氧化層 34，形成離子植入區 40，此一離子植入區 40 深度不超過此未含離子氧化層厚度 34。此離子植入區 40 深度例如至少為該未含離子氧化層 34 厚度之百分之七十。

然後，請參照第 3C 圖，進行一氟化氫氣相蝕刻製程，利用光阻層 36 為蝕刻罩幕，蝕刻此離子植入區 40，於未含離子之氧化層 34 中，蝕刻出一開口 42，此開口 42 深度不超過此未含離子氧化層 34 厚度。其中，此開口 42 深度例如至少為此未含離子之氧化層 34 厚度之百分之七十。因已植入如硼、磷離子之氧化層的蝕刻速率快，例如 1000 至 5000 埃/分鐘，較佳為 3000 埃/分鐘，未植入離子之氧化層的蝕刻速率慢，例如 1 至 100 埃/分鐘，較佳為 10 埃/分鐘。

而習知的氧化層乾蝕刻，光阻的蝕刻率為 800 埃/分鐘，對光阻的選擇比為 6。而習知的化學溼蝕刻，於已植入如硼、磷離子之氧化層的蝕刻速率為 5000 埃/分鐘，於未植入離子之氧化層的蝕刻速率為 7000 埃/分鐘。未含離子之氧化層 34 和離子植入區 40 具有近似的化學溼蝕刻速

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

(請先閱讀背面之注意事項再填寫本頁)

五、發明說明()

率，因此縱使加有一離子植入步驟 41，採用化學溼蝕刻時，側向蝕刻嚴重。

因此本發明之氟化氫氣相蝕刻，除具有對光阻的高選擇比外，可有效的避免光阻損耗，並有低的側向蝕刻率，亦即對未植入離子之氧化層的蝕刻速率慢，而可蝕刻出直的輪廓。

請參照第 3D 圖，繼續以乾蝕刻完成全部氧化層的蝕刻，於氧化層形成一氧化層開口 44，開口 44 曝露出基底 30。

請參照第 3E 圖，進行一去光阻步驟，形成本發明之氧化層開口 44。

第 4 圖繪示利用本發明之方法蝕刻後之氧化層開口 44 之剖面立體示意圖。因對光阻有高選擇比的氟化氫氣相蝕刻，取代部分之乾蝕刻，可減少蝕刻時光阻層 36 損耗，避免臨界尺寸損耗和刻痕的問題。而此氟化氫氣相蝕刻蝕刻離子植入區 40 時，側向蝕刻現象，有效地被避免，氧化層開口 44 有直的輪廓。

上述實施例為介電層包括兩層介電層，其中上層為未含離子介電層，下層為含離子介電層。本發明亦適用於此兩層介電層之下層亦為未含離子介電層時，也就是，請參照第 3 圖及第 4 圖，其中，介電層 34 和介電層 32，均為未含離子介電層，且被視為一單層之未含離子介電層。本發明亦可用於一單層之未含離子介電層。其中，離子植入區 40 深度不超過此單一未含離子介電層厚度 34，離子

五、發明說明(8)

植入區 40 深度例如至少為此單一未含離子介電層厚度之百分之五十。其中，化學氣相蝕刻蝕刻出的開口 42 深度不超過此單一未含離子介電層 34 厚度，此開口 42 深度例如至少為此單一未含離子介電層厚度之百分之五十。

本發明之介電層包括，例如未含離子二氧化矽及含離子二氧化矽二者之一。

雖然圖示之開口以介層窗及接觸窗二者之一表示表示，本發明之開口並不限定為介層窗及接觸窗二者之一。雖然當罩幕層為光阻層時，蝕刻完後必須進行一去光阻步驟，當罩幕層為其他物質時，視製程需要，可以去除及不必去除其中之一此罩幕層。

綜上所述，本發明之一種利用離子植入在介電層形成開口之方法，具有許多特徵：

- (1) 以對罩幕層有高選擇比的化學氣相蝕刻，取代部分之傳統乾蝕刻，可減少蝕刻時罩幕層損耗，避免臨界尺寸損耗和刻痕的問題。
- (2) 以離子植入方法增進化學氣相蝕刻的非等向性，可以蝕刻出直的輪廓。
- (3) 本發明之方法可運用於深接觸窗和深渠溝等氧化層開口製程。

雖然本發明已以一較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作各種之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

1. 一種利用離子植入在介電層形成開口的方法，包括下列步驟：

提供一基底；

形成一含離子介電層於該基底上；

形成一未含離子介電層於該含離子介電層上；

形成一罩幕層於該未含離子介電層上，該罩幕層包括一第一開口，以曝露出部分之該未含離子介電層；

利用該罩幕層，進行一離子植入步驟，於該第一開口下之該未含離子介電層，形成一離子植入區，該離子植入區深度不超過該未含離子介電層之厚度；

利用該罩幕層，進行一化學氣相蝕刻步驟，蝕刻該未含離子介電層之該離子植入區，形成一第二開口；以及

利用該罩幕層，進行一乾蝕刻步驟，蝕刻該第二開口下的剩餘之該未含離子介電層和該含離子介電層，以曝露出部分之該基底。

2. 如申請專利範圍第 1 項所述之利用離子植入在介電層形成開口的方法，其中該含離子介電層包括含硼之氧化層、含磷之氧化層、含硼磷之氧化層、及含離子之氧化層其中之一。

3. 如申請專利範圍第 1 項所述之利用離子植入在介電層形成開口的方法，其中該未含離子介電層包括氧化層。

4. 如申請專利範圍第 1 項所述之利用離子植入在介電層形成開口的方法，其中該離子植入步驟，包括植入硼、磷、砷、及半導體摻質其中之一。

六、申請專利範圍

5. 如申請專利範圍第 1 項所述之利用離子植入在介電層形成開口的方法，其中該化學蝕刻包括氟化氫氣相蝕刻。

6. 如申請專利範圍第 1 項所述之利用離子植入在介電層形成開口的方法，其中該離子植入區深度至少為該未含離子介電層厚度之百分之七十。

7. 如申請專利範圍第 1 項所述之利用離子植入在介電層形成開口的方法，其中該第二開口區深度至少為該未含離子介電層厚度之百分之七十。

8. 如申請專利範圍第 1 項所述之利用離子植入在介電層形成開口的方法，其中該罩幕層包括一光阻層。

9. 如申請專利範圍第 1 項所述之利用離子植入在介電層形成開口的方法，其中更包括，一去罩幕層步驟，於該乾蝕刻步驟後。

10. 一種利用離子植入在介電層形成開口的方法，包括下列步驟：

 提供一基底；

 形成一未含離子介電層於該基底上；

 形成一罩幕層於該未含離子介電層上，該罩幕層包括一第一開口，以曝露出部分之該未含離子介電層；

 利用該罩幕層，進行一離子植入步驟，於該第一開口下之該未含離子介電層，形成一離子植入區，該離子植入區深度不超過該未含離子介電層厚度；

 利用該罩幕層，進行一化學氣相蝕刻步驟，蝕刻該

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

未含離子介電層之該離子植入區，形成一第二開口；以及利用該罩幕層，進行一乾蝕刻步驟，蝕刻該第二開口下的剩餘之該未含離子介電層，以曝露出部分之該基底。

11. 如申請專利範圍第 10 項所述之利用離子植入在介電層形成開口的方法，其中該未含離子介電層包括氧化層。

12. 如申請專利範圍第 10 項所述之利用離子植入在介電層形成開口的方法，其中該離子植入步驟，包括植入硼、磷、砷、及半導體摻質其中之一。

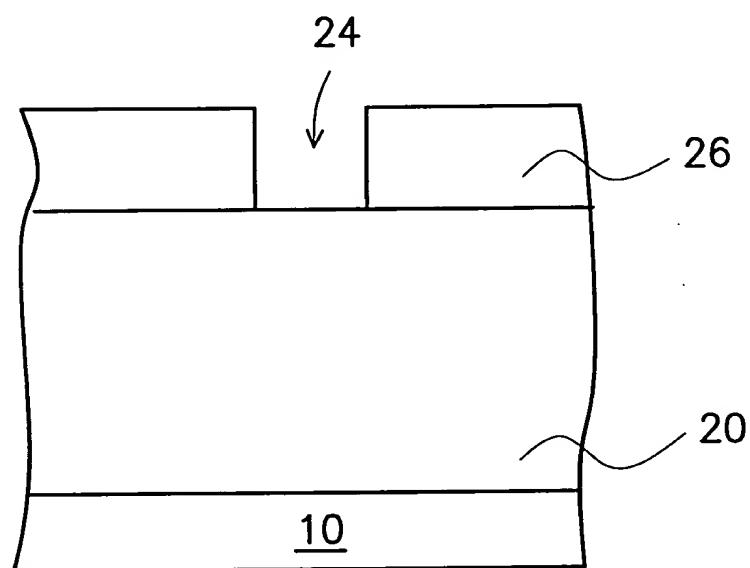
13. 如申請專利範圍第 10 項所述之利用離子植入在介電層形成開口的方法，其中該化學蝕刻包括氟化氫氣相蝕刻。

14. 如申請專利範圍第 10 項所述之利用離子植入在介電層形成開口的方法，其中該離子植入區深度至少為該未含離子介電層厚度之百分之五十。

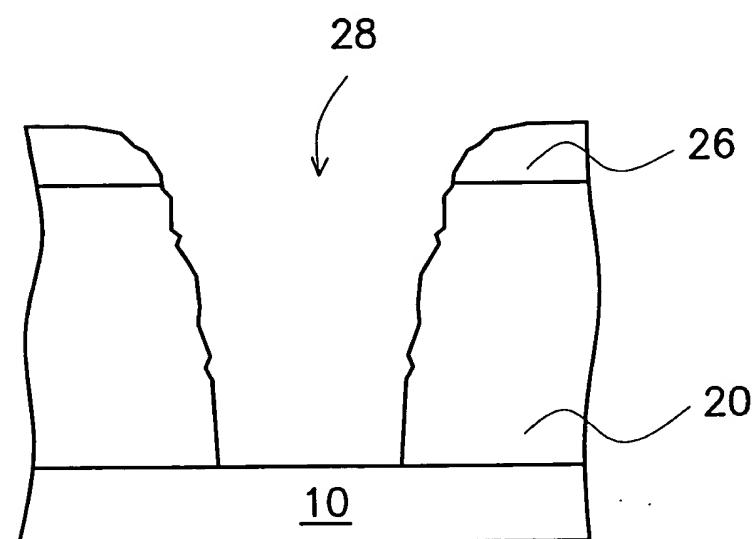
15. 如申請專利範圍第 10 項所述之利用離子植入在介電層形成開口的方法，其中該第二開口區深度至少為該未含離子介電層厚度之百分之五十。

16. 如申請專利範圍第 10 項所述之利用離子植入在介電層形成開口的方法，其中該罩幕層包括一光阻層。

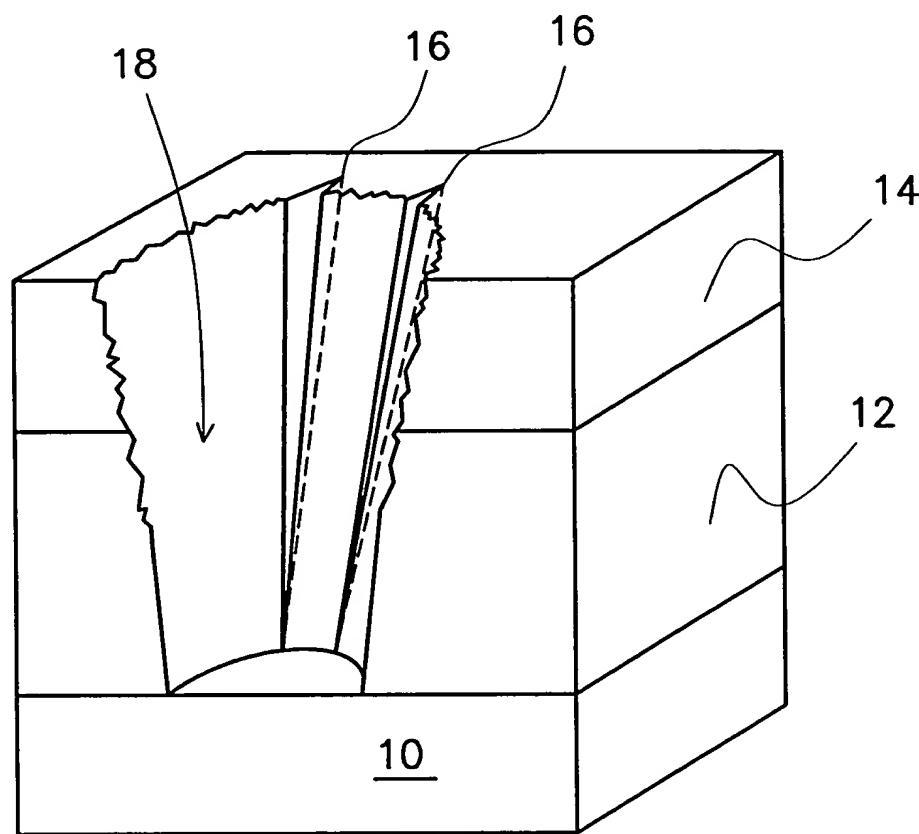
17. 如申請專利範圍第 10 項所述之利用離子植入在介電層形成開口的方法，其中更包括，一去罩幕層步驟，於該乾蝕刻步驟後。



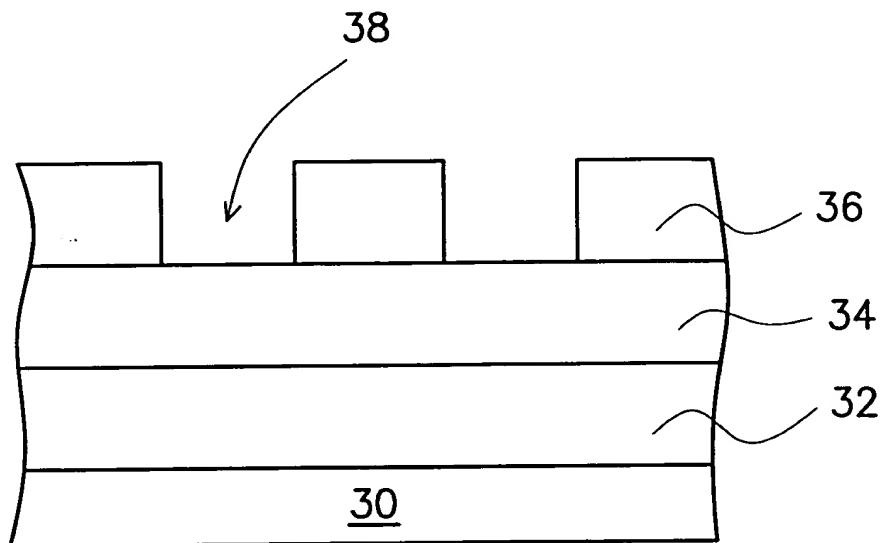
第 1A 圖



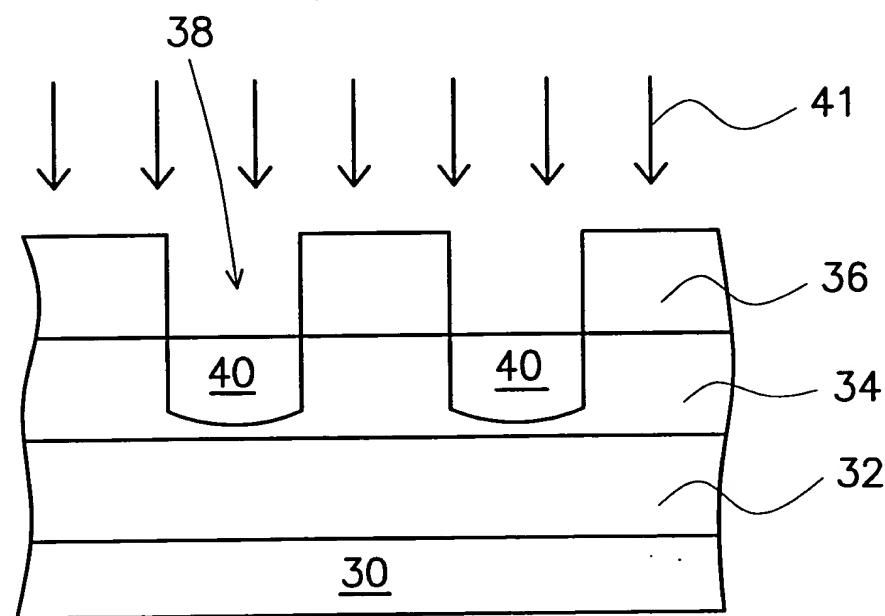
第 1B 圖



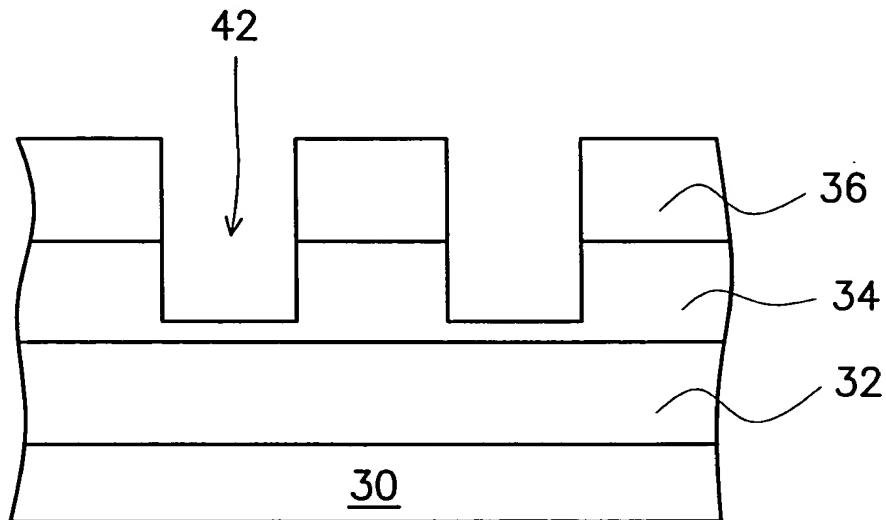
第 2 圖



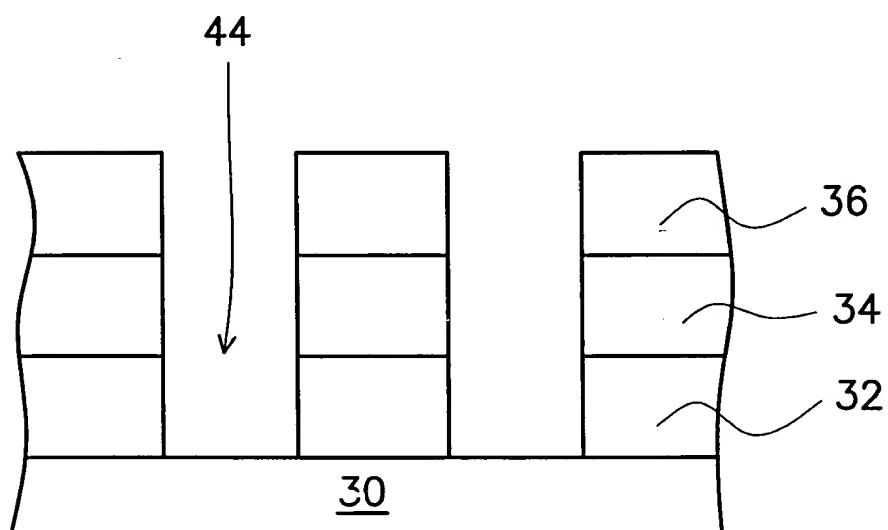
第 3A 圖



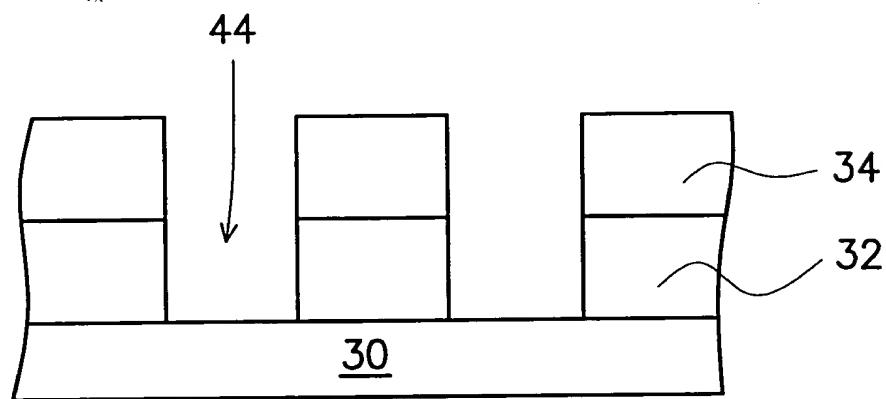
第 3B 圖



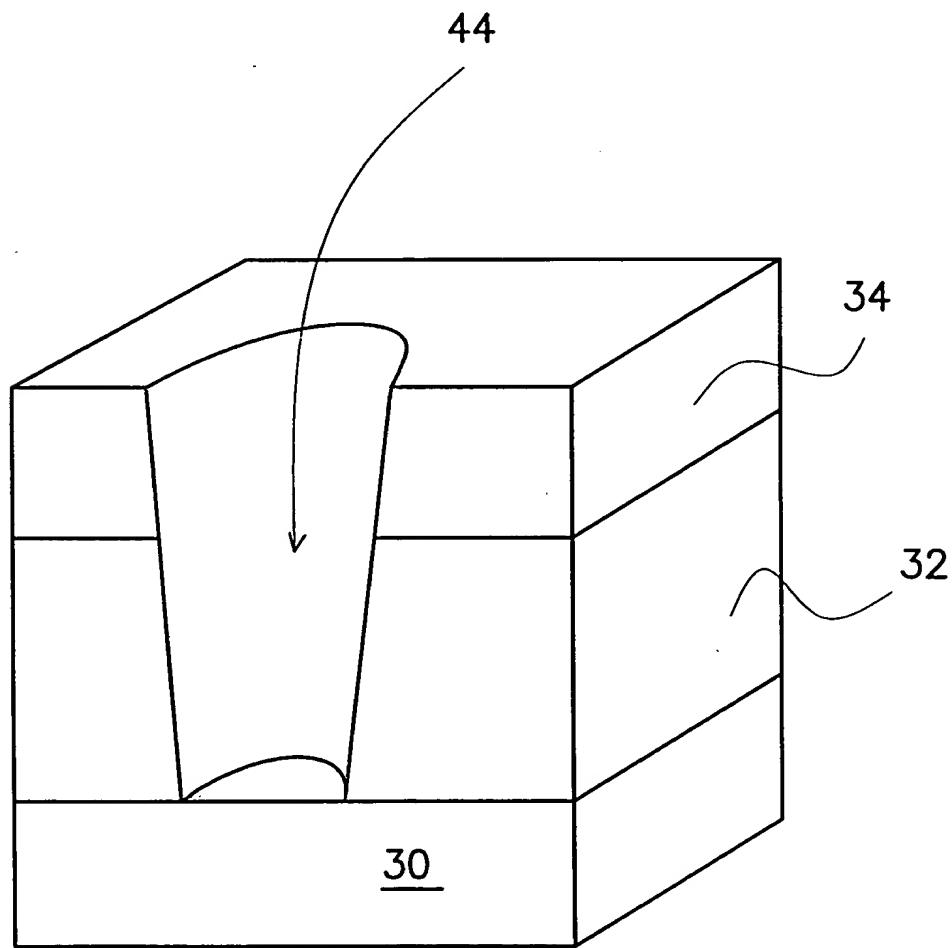
第 3C 圖



第 3D 圖



第3E圖



第 4 圖